

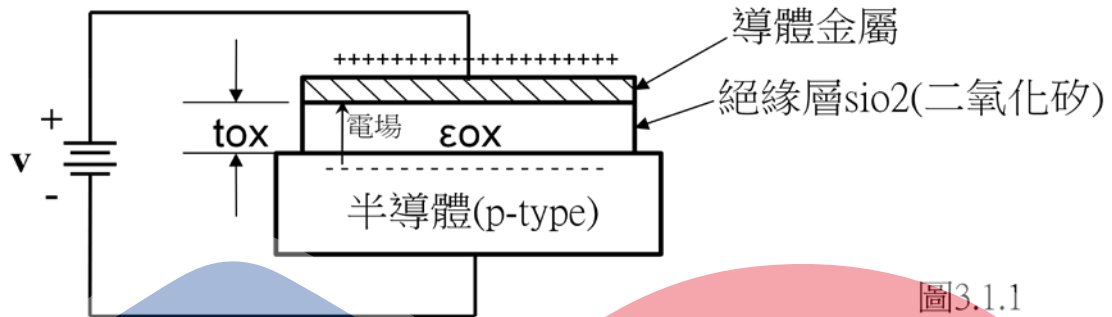
Chapter 3

場效電晶體(The Field-Effect Transistor)

3.1 MOS 場效電晶體

南台科技大學
Southern Taiwan University

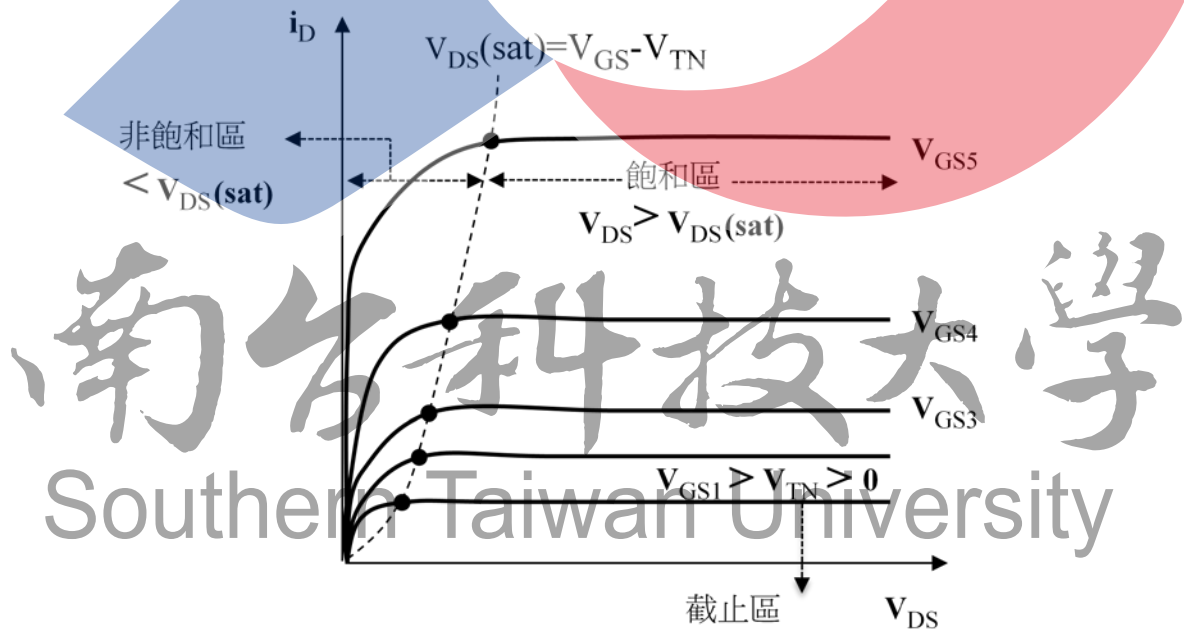
1. 二端子的 MOS 結構



如圖 3.1.1 所示，當外加電壓上升，電場上升，基板內的負電荷也會跟著上升，便會在半導體中形成一個帶負電(少數載子)的空間電荷區(Space-charge Region)，亦可稱為電子反轉層(Electron Inversion Layer)，此區塊的電子數量由外加電壓 V 決定。

若將半導體材質改為 n-type，外加電壓 V 改為負電壓，亦可產生此情形，不過此產生電洞的區域，稱之為電洞反轉層(Hole Inversion Layer)。

2. 理想的 MOSFET 電流-電壓特性



當 V_{GS} 改變， i_D - V_{DS} 曲線也會跟著改變，如圖 3.1.2 所示，曲線的斜率隨著 V_{GS} 增加而增加。

非飽和區(Non-Saturation Region) $V_{GS} > V_{TN}$, $V_{DS} < V_{DS(SAT)}$, $V_{DS(SAT)} = V_{GS} - V_{TN}$ $i_D = kn[2(V_{GS} - V_{TN})V_{DS} - V_{DS}^2]$
飽和區(Saturation Region) $V_{GS} > V_{TN}$, $V_{DS} > V_{DS(SAT)}$, $V_{DS(SAT)} = V_{GS} - V_{TN}$ $i_D = kn(V_{GS} - V_{TN})^2$
截止區(Cut-Off Region) $V_{GS} < V_{TN}$, $i_D = 0$

表3.1.1

表 3.1.1 為 N 通道增強型 MOSFET，各種狀態下的電流電壓公式。

K_n 稱為導電參數(Conduction Parameter) = $\frac{\mu_n \times C_{ox} \times W}{2 \times L}$ ，W: 通道寬度、L: 通道長度、 C_{ox} : 單位面積的氧化層電容、 μ_n : 反轉層電子的移動率。
 V_{TN} : 門檻電壓(Threshold Voltage)，產生與原來多數載子相同濃度之反轉電荷所需的外加閘極電壓以 V_{TN} 記之。

3. 電路符號與慣用表示

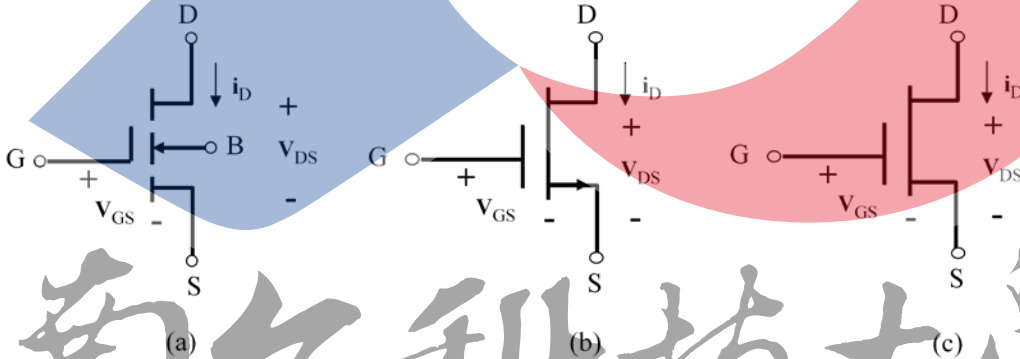


圖3.1.3

圖 3.1.3 P 通道增強型 MOSFET (a) 常用電路，垂直虛線表示通道為增強型(需給予外加電壓)，箭頭方向為電晶體的形式，此圖為 P 通道元件，從圖中了解 MOSFET 為四端點結構元件。(b) 簡化電路 (c) 進階簡化電路

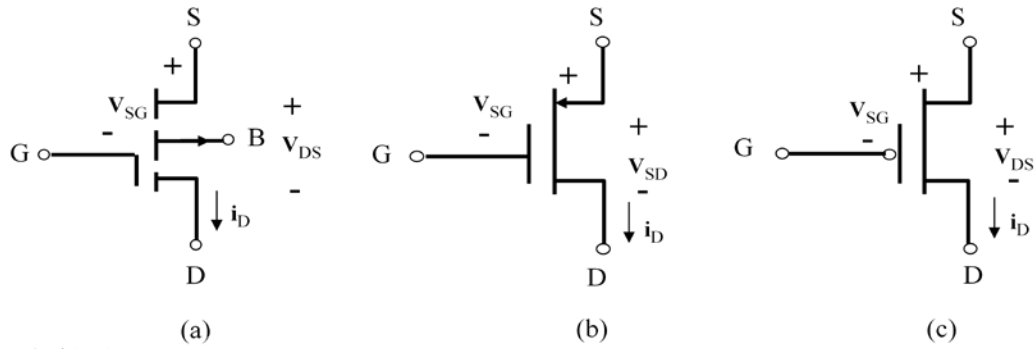


圖3.1.4

圖 3.1.4 N 通道增強型 MOSFET (a)常用電路，垂直虛線表示通道為增強型(需給予外加電壓)，箭頭方向為電晶體的形式，此圖為 N 通道元件，從圖中了解 MOSFET 為四端點結構元件。(b)簡化電路(c)進階簡化電路

4. 非理想的電流-電壓

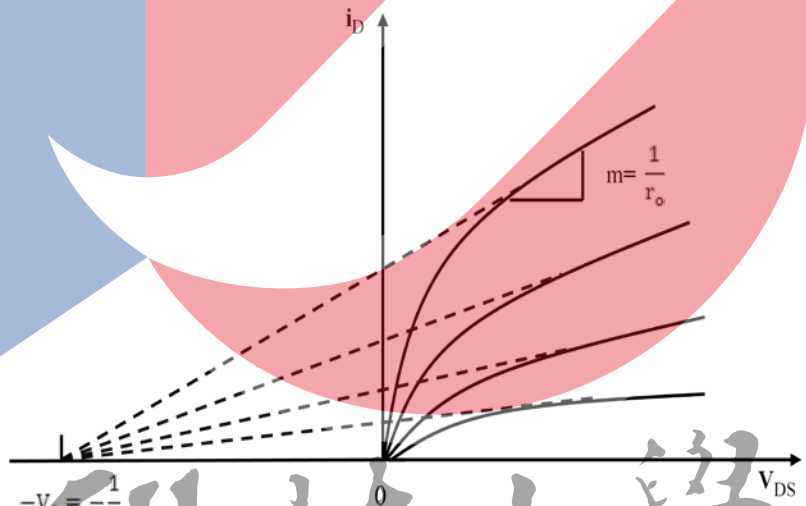
特性

(a)有效的輸出電阻

當 MOSFET 在飽和區時， i_D 與 V_{DS} 無關，但事實上，MOSFET 的曲線斜率並不為零。當 $V_{DS} > V_{DS(SAT)}$ 時，反轉層密度變成零的位置，電流由 D 端到 S 端，因等效的通道長度減少，而產生通道長度調變

(Channel Length Modulation)，此特性曲線類似 BJT 的厄利效應(Early Effect)。

對 N 通道元件， i_D - V_{DS} 特性可由公式 $i_D = k_n[(V_{GS} - V_{TN})^2(1 + \lambda V_{DS})]$ 做修正，其中 λ 為正值，稱為通道長度調變參數(Channel-Length Modulation Parameter)，此參數與 V_A 有關。



(b)本體效應(Body Effect)

假如將兩個 N 通道的 MOSFET 串接在一起，P 型基板為兩個電晶體共同使用，此時 $V_{DS1} \neq 0$ ，所以 $V_{SB2} \neq 0$ ，M2 的 S 端等於接地。

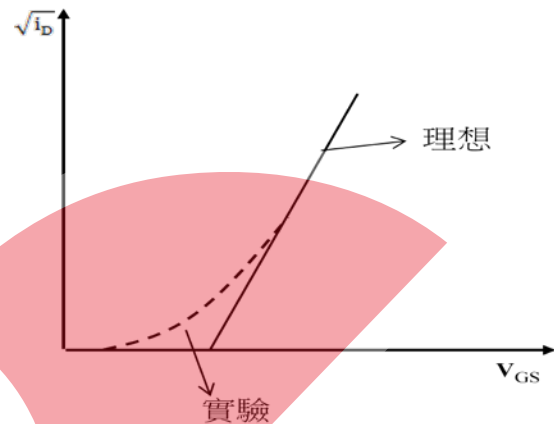
M1 $\rightarrow V_{SB1} = 0$ ， V_{TN} 不變；M2 $\rightarrow V_{SB2} \neq 0$ ， V_{TN} 需修正，且 $V_{SB2} > 0$ 使 PN 在反偏工作；造成不同的門檻電壓，稱為本體效應(Body Effect)。

在 $V_{SB2} \neq 0$ 且 $V_{SB2} > 0$ 的情況下， $V_{TN} = V_{TNO} + \gamma[\sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f}]$ ，其中 V_{TNO}

為 $V_{SB}=0$ 的門檻電壓； γ 為本體效應參數(Body-Effect Parameter)或本體門檻參數(Bulk Threshold Parameter)，典型值約為 $0.5V^{1/2}$ ； ϕ_f 為半導體參數，典型值約為 $0.35V$ 左右。

(c)次門檻導電(Sub-Threshold Current)

當偏壓於飽和區的時候， $i_D = k_n(V_{GS} - V_{TN})^2$ 雙邊開根號後得 $\sqrt{i_D} = \sqrt{k_n}(V_{GS} - V_{TN})$ ，由此可知 $\sqrt{i_D}$ 為 V_{GS} 的線性函數，曲線如右圖所示；不過當 $V_{GS} < V_{TN}$ 時， i_D 並不為零，此電流稱為次門檻電流(Sub-Threshold Current)，對單一電晶體來說，此電流並不重要，但在半導體設計中，便可能產生很大的門檻電流，而促使電路產生很大的功率消耗。



(d)崩潰效應

汲極到基板的 PN 接面，會因施加在汲極的電壓太大而產生雪崩乘積效應(Avalanche Multiplication Effect)；當元件變的極小時，會出現另一種崩潰機制(Breakdown Mechanism)稱為擊穿(Punch-Through)，此效應會因為汲極電壓稍為增加一點，汲極電流就會非常大；第三種崩潰機制為近雪崩(Near-Avalanche)或回奪崩潰(Snapback Breakdown)，此崩潰由 MOSEFET 中的二次效應所產生；若氧化層的電場變得非常大，則在氧化層也會產生崩潰，造成無法挽回的損壞。

(e)溫度效應

V_{TN} 與 k_n 均為溫度係數；當溫度 T 上升時， V_{TN} 會下降，換句話說， i_D 會隨溫度上升而增加，同時對電路產生回授的作用； k_n 為反轉層載的移動度的函數，移動度會隨溫度上升而下降， k_n 因而變小，同時對電路產生穩定的作用。